

BUNDESREPUBLIK DEUTSCHLAND



Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 103 11 250.2

Anmeldetag: 14. März 2003

Anmelder/Inhaber: ROBERT BOSCH GMBH,
70469 Stuttgart/DE

Bezeichnung: Mikroprozessorsystem und Verfahren zum
Schützen des Systems vor dem Austausch
von Bausteinen

IPC: G 06 F 1/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 26. Februar 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

A handwritten signature in black ink, appearing to read 'Klostermeyer'.

Klostermeyer

EV332460 236

5

**Mikroprozessorsystem und Verfahren zum Schützen des
Systems vor dem Austausch von Bausteinen**

10

Stand der Technik

Die vorliegende Erfindung betrifft die Verhinderung
von Manipulationen an Mikroprozessorsystemen, ins-
15 besondere an Motorsteuergeräten für Kraftfahrzeuge.

Derartige Geräte sind im Allgemeinen als Mikropro-
zessorsysteme mit einem Mikroprozessor, Programm-
und Arbeitsspeicher für den Mikroprozessor und ein
20 oder mehreren Schnittstellen für die Kommunikation
mit Sensoren und Aktoren am Motor aufgebaut. Durch
Manipulationen am Steuerprogramm des Prozessors
lässt sich das Verhalten des Motors beeinflussen,
um so z.B. eine höhere Motorleistung zu erzielen.
25 Leistungsbegrenzungen, die erforderlich sind, um
für den Motor oder den Antriebsstrang eventuell
schädliche Überlastsituationen zu verhindern, oder
die durch gesetzliche Vorgaben bedingt sind, können
auf diese Weise umgangen werden. Es besteht daher
30 Bedarf nach Techniken, die unbefugte Manipulationen
an derartigen Mikroprozessorsystemen unmöglich ma-
chen oder doch zumindest in abschreckender Weise
erschweren.

Eine zu diesem Zweck bekannte und angewandte Technik ist, Bauelemente eines solchen Mikroprozessorsystems zu verkleben. Allerdings hat sich gezeigt,
5 dass kein Kleber verfügbar ist, der nicht in irgendeiner Weise wieder gelöst werden könnte. Ein schwerwiegender Nachteil des Verklebens ist außerdem, dass dadurch nicht nur unbefugte Manipulation, sondern in gleicher Weise auch Reparaturen an dem
10 Mikroprozessorsystem erschwert werden.

Vorteile der Erfindung

15 Durch die vorliegende Erfindung wird ein Mikroprozessorsystem und ein Verfahren zum Schützen eines solchen System vor dem Austausch eines Bausteins geschaffen, die einen unbefugten Austausch ganz erheblich erschweren, ohne die Reparaturfreundlichkeit des Systems zu beeinträchtigen. Die Erschwe-
20 rung geht so weit, dass in den meisten Fällen der mit der Manipulation erreichbare Nutzen den hierfür erforderlichen Aufwand nicht rechtfertigt und die Manipulation somit im wirtschaftlichen Sinne unmög-
25 lich wird.

Die Erfindung geht aus von einem Mikroprozessorsystem mit einer Mehrzahl von Bausteinen, darunter einem Mikroprozessor und wenigstens einem Speicher-
30 baustein zum Speichern von Code und Daten für den Mikroprozessor, wobei in wenigstens einem der Bausteine, als austauschgesicherter Baustein bezeichnet, eine Seriennummer dieses Bausteins in nicht veränderbarer Weise gespeichert ist. Bei Mikropro-

zessoren ist es allgemein üblich, diese bei Herstellung mit einer programmtechnisch abfragbaren Seriennummer auszustatten, die jeden Mikroprozessor eindeutig identifiziert und am fertigen Mikroprozessor nicht veränderbar ist. Nichtflüchtige Speicherbausteine, insbesondere Flash-Speicher, mit Seriennummern sind ebenfalls verfügbar. Die Erfindung sieht vor, dass in dem Mikroprozessorsystem anhand der Seriennummer des wenigstens einen austauschgesicherten Bausteins nach einem vorgegebenen Algorithmus ein Datenwert berechnet und an den Kontrollbaustein übergeben wird. Der Kontrollbaustein vergleicht diesen empfangenen Datenwert mit einem in ihm codierten erwarteten Datenwert. Wenn beide übereinstimmen, so ist die Seriennummer des austauschgesicherten Bausteins korrekt, und das Mikroprozessorsystem darf in seinen normalen Betrieb übergehen. Stimmen die beiden Datenwerte nicht überein, so bedeutet dies, dass der austauschgesicherte Baustein unbefugt ausgetauscht worden ist und die Funktion des Mikroprozessorsystems muss wenigstens teilweise gesperrt werden, um auszuschließen, dass aufgrund des Austauschs Prozesse fehlerhaft ablaufen, die z.B. zu Schäden an einer von dem Mikroprozessorsystem gesteuerten Vorrichtung, insbesondere einem Kraftfahrzeugmotor, führen können.

Vorzugsweise ist der Kontrollbaustein seinerseits ebenfalls durch eine Seriennummer gekennzeichnet, und der erwartete Datenwert ist mit dieser Seriennummer identisch, das heißt, der Algorithmus zum Berechnen dieses Datenwerts ist spezifisch anhand der Seriennummern des wenigstens einen austauschgesicherten Bausteins und des Kontrollbausteins so

festgelegt, dass er die Seriennummer des Kontrollbausteins zum Ergebnis hat.

5 Als austauschgesicherter Baustein kommt zweckmäßigerweise ein nichtflüchtiger Speicherbaustein in Betracht, in dem z.B. von dem Mikroprozessor auszuführender Programmcode oder Parametersätze gespeichert sind, auf die der Mikroprozessor zur Ausführung seiner Aufgaben zugreift.

10 Insbesondere zum Speichern derartiger Parametersätze werden in modernen Mikroprozessorsystemen häufig so genannte Flash-Speicher eingesetzt. Diese elektrisch überschreibbaren Speicher können dann erfindungsgemäß sinnvoll gegen Austausch gesichert werden, wenn der Schreibzugriff auf sie durch ein

15 Passwort geschützt ist.

Eine Austauschsicherung kann auch beim Mikroprozessor des Systems selbst sinnvoll sein, besonders

20 dann, wenn er zusammen mit einem Programmspeicher Teil eines Ein-Chip-Mikrocomputers ist.

Der Kontrollbaustein kann eingerichtet sein, um den

25 Mikroprozessor zu veranlassen, die Seriennummer jedes austauschgesicherten Bausteins abzufragen, daraus den festgelegten Datenwert zu berechnen und diesen an den Kontrollbaustein zu übertragen. Dadurch wird es für einen Unbefugten schwierig, durch

30 Änderungen am Steuerprogramm des Mikroprozessors die Überprüfung der Seriennummern austauschgesicherter Bausteine zu unterbinden.

Unbefugte Änderungen am Steuerprogramm werden auch dadurch wirksam erschwert, dass Information, die der Mikroprozessor zum Berechnen des festgelegten Datenwerts benötigt, wenigstens zum Teil in dem mit
5 dem Mikroprozessor integrierten, Programmspeicher abgelegt ist und dadurch für einen Unbefugten erheblich schwerer zugänglich ist als Informationen, die etwa in einem externen Speicherbaustein gespeichert ist.

10 Vorzugsweise umfasst die Information im Rahmen eines Bootprozesses auszuführende Programmanweisungen, das heißt Programmanweisungen, die bei jedem Start des Mikroprozessorsystems automatisch ausge-
15 führt werden.

Eine weitere mögliche Sicherungsmaßnahme ist, den Kontrollbaustein so einzurichten, dass er die Funktion des Mikroprozessorsystems auch dann wenigstens
20 teilweise sperrt, wenn der festgelegte Datenwert während eines vorgegebenen Zeitintervalls nicht empfangen wird. Das heißt, auch wenn es einem Unbefugten gelingt, durch Änderungen des Programms des Mikroprozessors zu verhindern, dass dieser einen
25 Datenwert an den Kontrollbaustein übergibt, anhand dessen letzterer einen Austausch eines gesicherten Bausteins erkennen könnte, wird der normale Betrieb des Mikroprozessorsystems dennoch unterbunden.

30 Weitere Merkmale und Vorteile der Erfindung ergeben sich aus der nachfolgenden Beschreibung von Ausführungsbeispielen unter Bezugnahme auf die beigefügten Figuren.

Es zeigen:

Fig. 1 ein Blockdiagramm einer ersten Ausgestaltung eines erfindungsgemäßen Mikroprozessorsystems;
5

Fig. 2 ein Flussdiagramm eines Betriebsablaufs in dem Mikroprozessorsystem der Fig. 1;

10 Fig. 3 ein Blockdiagramm einer zweiten Ausgestaltung des erfindungsgemäßen Mikroprozessorsystems; und

15 Fig. 4 ein Flussdiagramm eines Prozessablaufs in dem System aus Fig. 3.

Beschreibung der Ausführungsbeispiele

20

Fig. 1 zeigt ein Blockdiagramm eines Motorsteuergärts, das als Beispiel für ein erfindungsgemäßes Mikroprozessorsystem dienen soll. An einen Bus 1 auf einer gedruckten Leiterplatte sind angeschlossen ein Ein-Chip-Mikrocomputer 2, ein oder mehrere jeweils durch eine individuelle Seriennummer gekennzeichnete Speicherbausteine, wobei in der Figur der Einfachheit halber nur ein Flash-Speicher 3 gezeigt ist, ein Kontrollbaustein 4, der z.B. als ASIC implementiert sein kann, ein Schreib-Lese-Speicherbaustein 5 sowie eine Schnittstelle 6 für die Kommunikation mit (nicht dargestellten) Sensoren und Aktoren des zu steuernden Motors. Die Bausteine 2, 3, 4, 5 sind jeweils durch voneinander
25
30

getrennte ICs gebildet. In dem Chip des Mikrocomputers 2 sind ein Mikroprozessor 10 und ein Festwert-Programmspeicher 11 integriert. Vorzugsweise ist ein interner Bus 12, über den der Mikroprozessor 10 und der Programmspeicher 11 kommunizieren, nicht aus dem Chip 2 herausgeführt, so dass die Inhalte des Programmspeichers 11 nicht von einem Unbefugten außerhalb des Mikrocomputerchips abgegriffen werden können. Der Programmspeicher 11 enthält insbesondere Programmbefehle für einen Boot-Prozess des Steuergeräts.

Der Flash-Speicher 3 verfügt über einen in herkömmlicher Weise adressierbaren Hauptspeicherbereich 7, der vom Hersteller des Motorsteuergeräts mit Programminstruktionen und Parameterfeldern für den Mikroprozessor 10 beschrieben ist, und dessen Anweisungen nach erfolgreicher Durchführung des Boot-Prozesses abgearbeitet werden. Dieser Hauptspeicherbereich 7 ist in herkömmlicher Weise zum Lesen über den Bus 1 adressierbar. Ferner verfügt der Flash-Speicher über eine Hilfsspeicherzelle 8, die bereits vom Hersteller des Flash-Speichers 3 selbst mit einer für jeden einzelnen Speicher eines gegebenen Typs spezifischen Seriennummer beschrieben ist. Auch der Inhalt der Hilfsspeicherzelle 7 ist über den Bus 1 lesbar, doch ist vorzugsweise das Format der zum Auslesen der Hilfsspeicherzelle 7 erforderlichen Adresssignale ein anderes als zum Adressieren des Hauptspeicherbereichs 7. So kann z.B. zum Auslesen der Hilfsspeicherzelle 8 erforderlich sein, dass zuvor über den Bus 1 ein Kennwort an den Flash-Speicher 3 angelegt wird. Dadurch ist die Möglichkeit ausgeschlossen, den Flash-

Speicher 3 durch einen pin-kompatiblen, ab Hersteller seriennummerlosen Speicherbaustein zu ersetzen, bei dem lediglich die Seriennummer des Flash-Speichers 3 in eine normal adressierbare Speicher-
5 stelle kopiert worden ist. Der Flash-Speicher 3 kann daher nur durch einen Baustein gleichen Typs, aber mit abweichender Seriennummer ersetzt werden.

Die Arbeitsweise des Mikroprozessorsystems wird anhand des Flussdiagramms der Fig. 2 erläutert. Jedes
10 Mal bei Inbetriebnahme führt der Mikroprozessor 10 einen Boot-Prozess aus. Dieser Boot-Prozess dient z.B. der Initialisierung der Schnittstelle 6 sowie ggf. der daran angeschlossenen Sensoren und Akto-
15 ren, und er dient zur Überprüfung, ob Manipulationen an dem Mikroprozessorsystem vorgenommen worden sind, während es ausgeschaltet war. Programmbefehle, die diesem letzteren Zweck dienen, sind in dem Programmspeicher 11 gespeichert und werden zu Beginn
20 des Boot-Prozesses, vor einem erstmaligen Zugriff auf außerhalb des Ein-Chip-Mikrocomputers 2 gespeicherte Programmbefehle, durchgeführt.

Zur Prüfung, ob eine unbefugte Manipulation stattgefunden hat, liest der Mikroprozessor 10 in
25 Schritt S1 von Fig. 2 die Seriennummer aller austauschgesicherten Bausteine, in diesem Beispiel die des Flash-Speichers 3, sowie die z.B. im Programmspeicher 11 gespeicherte eigene Seriennummer des
30 Ein-Chip-Mikrocomputers 2. Die gelesenen Seriennummern verknüpft er in Schritt S2 durch vorgegebene, ebenfalls im Programmspeicher 11 gespeicherte Rechenschritte. Diese Rechenschritte sind so festgelegt, dass sie (wenn die gelesenen Seriennummern

korrekt sind,) eine im Kontrollbaustein 4 gespeicherte Codenummer als Ergebnis haben.

- Die bei der Verknüpfung auszuführenden Programmbefehle sind im Programmspeicher 11 gespeichert und für alle Mikroprozessorsysteme einer Fertigungsreihe einheitlich. Die Übereinstimmung zwischen dem Ergebnis der Verknüpfung und der Codenummer wird im einfachsten Fall dadurch erzielt, dass während der Montage des Geräts die Seriennummern der montierten austauschzusichernden Bausteine gelesen, das Ergebnis der Verknüpfung berechnet und als Codenummer in den Kontrollbaustein eingetragen wird.
- Codenummer kann jedoch auch ein willkürlich gewählter, bereits vor der Montage im Kontrollbaustein 4 gespeicherter Datenwert, z.B. eine Seriennummer des Kontrollbausteins 4, sein. Um in diesem Fall die Übereinstimmung des Verknüpfungsergebnisses mit der Codenummer zu gewährleisten, muss in die Verknüpfung wenigstens ein willkürlich wählbarer Parameter eingehen, der das gewünschte Ergebnis der Verknüpfung garantiert. Der Wert eines solchen Parameters wird bei der Montage des Geräts anhand der Seriennummern der betroffenen Bausteine festgelegt und in einen Speicher, vorzugsweise den Flash-Speicher 3, eingetragen.

- Im einfachsten Fall könnte die Verknüpfung darin bestehen, dass die Seriennummern der austauschgesicherten Bausteine und der Parameter addiert werden, wobei der Parameter so gewählt ist, dass als Ergebnis der Addition die Codenummer herauskommt. Selbstverständlich sind beliebige andere, kompli-

ziertere Verknüpfungen, die auch mehrere Parameter verwenden können, vorstellbar.

5 In Schritt S3 wird das Ergebnis der Verknüpfung an den Kontrollbaustein gesendet. Dieser beurteilt in Schritt S4, ob der empfangene Wert mit der Codenummer übereinstimmt. Wenn ja, fährt der Mikroprozessor in Schritt S6 mit der Abarbeitung seines Steuerprogramms fort und geht schließlich in den
10 Normalbetrieb über; anderenfalls sendet der Kontrollbaustein 4 ein Reset-Signal an den Mikroprozessor 10, mit der Folge, dass dieser in einer Endlosschleife der Schritte S1 bis S3 gefangen bleibt und den Normalbetrieb niemals erreicht.

15 Die in Fig. 3 gezeigte zweite Ausgestaltung des Mikroprozessorsystems unterscheidet sich von der der Fig. 1 im wesentlichen dadurch, dass der Mikroprozessor 10 und der Programmspeicher 11 auf zwei
20 getrennten Chips implementiert sind. Der Programmspeicher 11 ist wie der Flash-Speicher 3 durch eine durch den Speicherhersteller individuell vorgegebene Seriennummer austauschgeschützt. Der Mikroprozessor 10 kann hier eine eigene Seriennummer auf-
25 weisen und ebenfalls austauschgeschützt sein, doch ist dies von untergeordneter Bedeutung, da ein Austausch des Mikroprozessors 10 gegen einen typgleichen anderen die Funktion des Mikroprozessorsystems nicht beeinflusst.

30 Der Programmspeicher 11 und der Mikroprozessor 10 kommunizieren hier über den gemeinsamen Bus 1, so dass ein Auslesen des Programmcodes des Speichers 11 durch einen Unbefugten nicht ausgeschlossen ist.

Die Funktionsweise dieser Ausgestaltung wird anhand des Flussdiagramms von Fig. 4 beschrieben. Bei Inbetriebnahme des Systems erzeugt der Kontrollbaustein 4 in Schritt S11 einen Reset-Impuls für den Mikroprozessor 10. Anschließend wird in Schritt S12 ein interner Zeitgeber des Kontrollbausteins 4 in Gang gesetzt. Zeitgleich beginnt der Mikroprozessor 10, eine Reset-Routine auszuführen, deren Programmbefehle im Programmspeicher 11 gespeichert sind. Die Reset-Routine umfasst in Schritt S21 das Lesen der Seriennummern der austauschgesicherten Bausteine, in Schritt S22 das Verknüpfen in gleicher Weise wie oben mit Bezug auf Schritt S2 beschrieben, und das Senden des Ergebnisses an den Kontrollbaustein 4 in Schritt S23.

Während der Mikroprozessor 10 die Reset-Routine durchführt, prüft der Kontrollbaustein, ob ein Signal des Zeitgebers vorliegt, das das Verstreichen einer vorgegebenen Zeitspanne seit seinem Ingangsetzen anzeigt (S13). Diese Zeitspanne ist länger als die Zeit, die der Mikroprozessor für die Schritte S21 bis S23 benötigt. Solange die Zeitspanne nicht abgelaufen ist, prüft der Kontrollbaustein 4 in Schritt S14, ob das Ergebnis der Verknüpfung vom Mikroprozessor eingetroffen ist. Wenn nicht, wartet er weiter, ggf. solange, bis die vorgegebene Zeitspanne verstrichen ist. Nach Ablauf der Zeitspanne kehrt er zu Schritt 11 zurück und sendet erneut einen Reset-Impuls an den Mikroprozessor.

Trifft das Verknüpfungsergebnis rechtzeitig ein, so wird es in Schritt S15 mit der Codenummer des Kontrollbausteins verglichen. Bei Übereinstimmung unternimmt der Kontrollbaustein 4 nichts weiter, und
5 der Mikroprozessor geht in Normalbetrieb S24 über. Bei Nichtübereinstimmung kehrt der Kontrollbaustein 4 wiederum zu Schritt S11 zurück und sendet einen Reset-Impuls. Auf diese Weise bleibt der Mikroprozessor 10 nicht nur dann in einer Endlosschleife
10 der Schritte S21 bis S23 gefangen, wenn der Kontrollbaustein 4 aufgrund des Austauschs eines austauschgesicherten Bausteins ein falsches Verknüpfungsergebnis empfängt, sondern auch dann, wenn eine Manipulation oder der Austausch eines Bausteins
15 dazu geführt hat, dass der Mikroprozessor 10 beim Start die Schritte S21 bis S23 nicht mehr ausführen kann.

R. 304711

Patentansprüche

5

1. Mikroprozessorsystem mit einer Mehrzahl von Bausteinen, darunter einem Mikroprozessor (10) und wenigstens einem Speicherbaustein (3, 11) zum Speichern von Code und/oder Daten für den Mikroprozessor (10), wobei in wenigstens einem der Bausteine (3, 11), als austauschgesicherter Baustein bezeichnet, eine Seriennummer dieses Bausteins in nicht veränderbarer Weise gespeichert ist, dadurch gekennzeichnet, dass es einen Kontrollbaustein (4) aufweist, der eingerichtet ist, einen durch die wenigstens eine Seriennummer festgelegten Datenwert zu empfangen und bei Nichtübereinstimmung des empfangenen Datenwerts mit einem in dem Kontrollbaustein (4) codierten erwarteten Datenwert die Funktion des Mikroprozessorsystems wenigstens teilweise zu sperren.

15

20

25

2. Mikroprozessorsystem nach Anspruch 1, dadurch gekennzeichnet, dass der von dem austauschgesicherten Baustein (3, 11) verschiedene Kontrollbaustein (4) eine Seriennummer hat, und dass der erwartete Datenwert mit dieser Seriennummer identisch ist.

30

3. Mikroprozessorsystem nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der wenigstens eine austauschgesicherte Bau-

stein (3, 11) ein nichtflüchtiger Speicherbaustein, ist.

- 5 4. Mikroprozessorsystem nach Anspruch 3, dadurch gekennzeichnet, dass der Speicherbaustein ein passwortgeschützter Flash-Speicher (3) ist.
- 10 5. Mikroprozessorsystem nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der wenigstens eine austauschgesicherte Baustein ein Ein-Chip-Mikrocomputer (2) ist, der den Mikroprozessor (10) zusammen mit einem Programmspeicher (11) umfasst.
- 15 6. Mikroprozessorsystem nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Kontrollbaustein (4) eingerichtet ist, den Mikroprozessor (10) zu veranlassen, die Seriennummer jedes austauschgesicherten Bausteins (3, 11) abzufragen, daraus den festgelegten Datenwert zu berechnen und diesen an den Kontrollbaustein (4) zu übertragen (S3, S23).
- 20
25 7. Mikroprozessorsystem nach Anspruch 5 und Anspruch 6, dadurch gekennzeichnet, dass Information, die der Mikroprozessor (10) zum Berechnen des festgelegten Datenwerts benötigt, wenigstens zum Teil in dem Programmspeicher (11) abgelegt ist.
- 30
8. Mikroprozessorsystem nach Anspruch 7, dadurch gekennzeichnet, dass die Information im Rahmen

eines Boot-Prozesses auszuführende Programmanweisungen (S1, S2, S3; S21, S22, S23) umfasst.

- 5 9. Mikroprozessorsystem nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Kontrollbaustein (4) eingerichtet ist, die Funktion des Mikroprozessorsystems auch dann wenigstens teilweise zu sperren, wenn der festgelegte Datenwert während eines vorgegebenen Zeitintervalls nicht empfangen wird.
- 10 10. Verfahren zum Schützen eines Mikroprozessorsystems vor dem Austausch von Bauteilen, mit den Schritten
- 15 a) Lesen (S1, S21) der Seriennummer eines oder mehrerer austauschgesicherter Bausteine (3, 11) des Mikroprozessorsystems,
- b) Bestimmen (S2, S22) eines durch diese eine oder mehreren Seriennummern festgelegten Datenwerts,
- 20 c) Übertragen (S3, S23) des in Schritt b) bestimmten Datenwerts an einen Kontrollbaustein (4),
- d) wenigstens teilweises Sperren der Funktion des Mikroprozessorsystems, wenn der Kontrollbaustein (4) einen Unterschied zwischen dem übertragenen Datenwert und einem in dem Kontrollbaustein (4) codierten erwarteten Datenwert erfasst.
- 25
- 30 11. Verfahren nach Anspruch 10, dadurch gekennzeichnet, dass der Datenwert in Schritt b) anhand eines Algorithmus bestimmt wird, der beim Zusammenbau des Systems anhand der Seriennum-

mern der ein oder mehreren austauschgeschützten Bauteile (3, 11) festgelegt wurde.

- 5 12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, dass der Algorithmus außerdem anhand einer Seriennummer des Kontrollbausteins (4) so festgelegt wurde, dass der in Schritt b) bestimmte Datenwert die Seriennummer des Kontrollbausteins (4) ist.
- 10 13. Verfahren nach Anspruch 11 oder 12, dadurch gekennzeichnet, dass es jeweils bei Inbetriebnahme des Mikroprozessorsystems oder periodisch während des Betriebs durchgeführt wird.
- 15 14. Verfahren nach einem der Ansprüche 10 bis 13, dadurch gekennzeichnet, dass der Schritt b) ein oder mehrere arithmetische oder logische Operationen umfasst und vom Mikroprozessor (10) des Mikroprozessorsystems durchgeführt wird.
- 20 15. Verfahren nach einem der Ansprüche 10 bis 14, dadurch gekennzeichnet, dass die Funktion des Mikroprozessorsystems auch dann wenigstens teilweise gesperrt wird, wenn der festgelegte Datenwert während eines vorgegebenen Zeitintervalls nicht empfangen wird.
- 25

R. 304711

Zusammenfassung

5

Mikroprozessorsystem umfasst eine Mehrzahl von Bausteinen, darunter einen Mikroprozessor (10) und wenigstens einen Speicherbaustein (3, 11) zum Speichern von Code und/oder Daten für den Mikroprozessor (10). In wenigstens einem der Bausteine (3, 11), als austauschgesicherter Baustein bezeichnet, ist eine Seriennummer dieses Bausteins in nicht veränderbarer Weise gespeichert. Ein Kontrollbaustein (4) ist eingerichtet, einen durch die wenigstens eine Seriennummer festgelegten Datenwert zu empfangen und bei Nichtübereinstimmung des empfangenen Datenwerts mit einem in dem Kontrollbaustein (4) codierten erwarteten Datenwert die Funktion des Mikroprozessorsystems wenigstens teilweise zu sperren.

10

15

20

(Figur 1)

Fig. 1

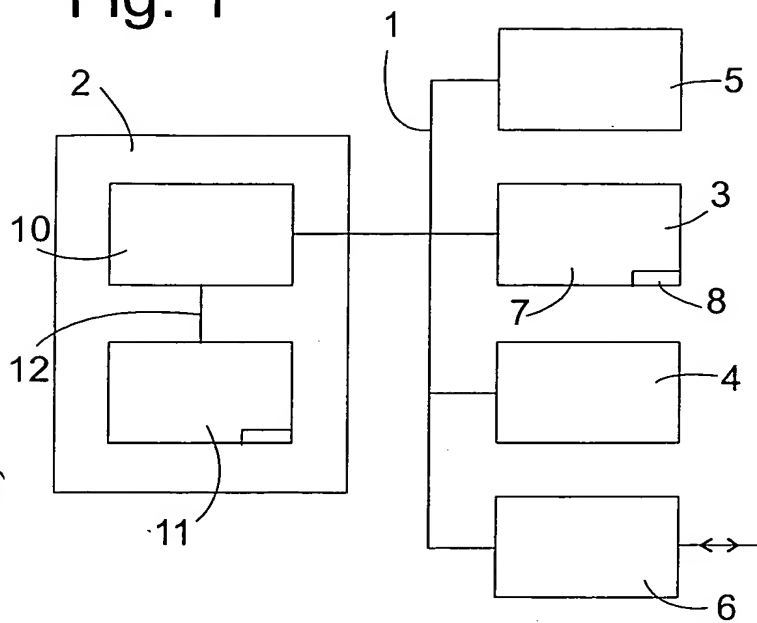


Fig. 2

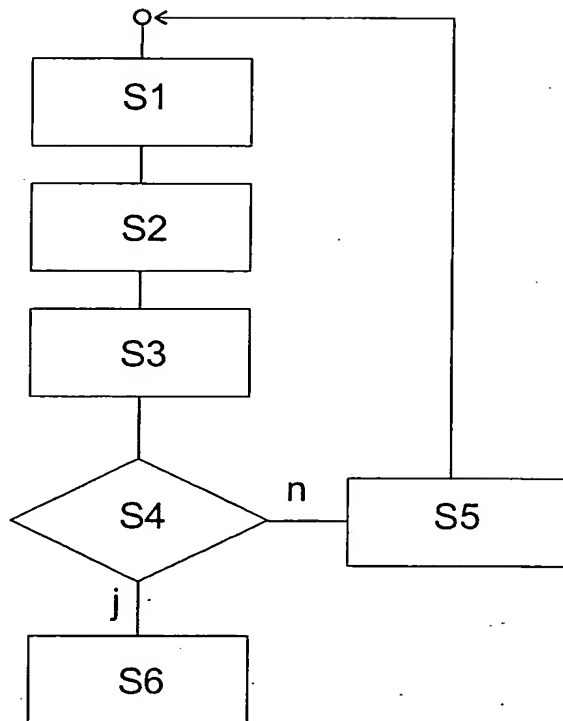


Fig. 3

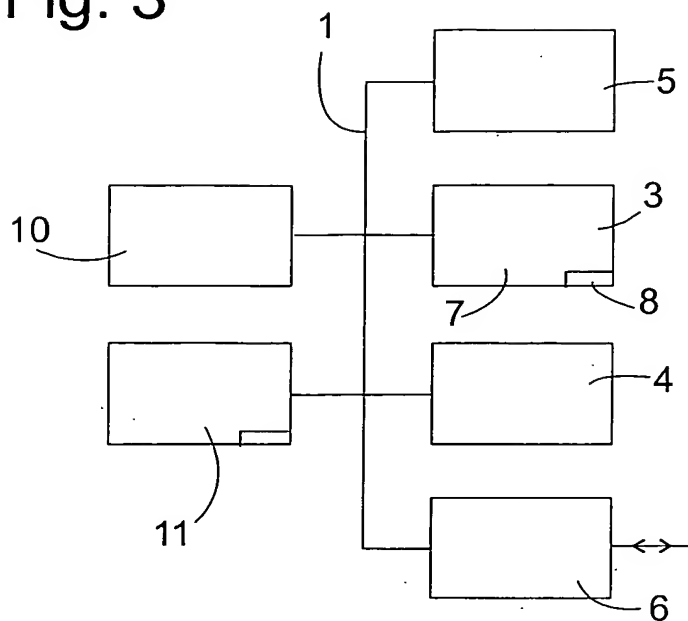


Fig. 4

